

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-319519

(43)Date of publication of application : 31.10.2002

(51)Int.Cl.

H01F 41/04
B23K 26/00
B28B 11/00
H01F 17/00
// B23K101:42

(21)Application number : 2001-123020

(71)Applicant : MURATA MFG CO LTD

(22)Date of filing : 20.04.2001

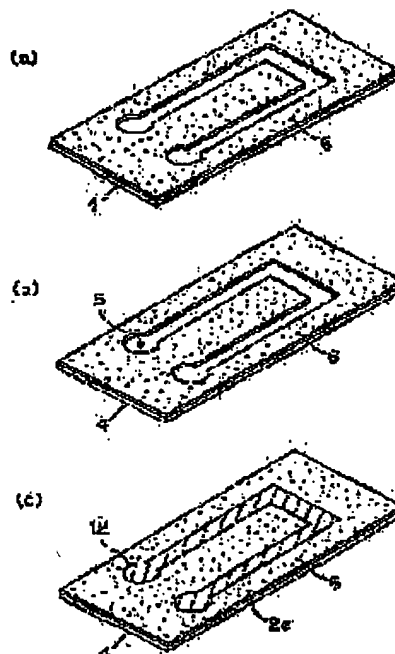
(72)Inventor : KATSURADA HISASHI
NISHII MOTOI
TAKENAKA KAZUHIKO
MIZUNO TATSUYA

(54) LAMINATED CERAMIC ELECTRONIC COMPONENT AND METHOD OF MANUFACTURING IT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a laminated ceramic electronic component, which raises the reliability of the connection of conductor layers with a via hole and moreover, does not deteriorate its characteristics, and to provide a method of manufacturing the electronic component.

SOLUTION: A laminated inductor is constituted in a structure that a ceramic green sheet 4 is formed on an auxiliary magnetic material layer (auxiliary ceramic layer) 6 and after that, a through hole 5 is formed in the sheet 4 and thereafter, a conductor layer 2a is formed on the sheet 4. Moreover, a laser beam spectroscoped by a diffraction grating irradiates the sheet 4, whereby the hole 5 is formed in the sheet 4 and as the sheet 4 and the layer 6, a layer containing a magnetic material ceramic as its main component is used. The layer 2a stacked on the layer 6 via the sheet 4 is made to have continuity with the layer 6 via the hole 5, whereby a coil is formed.



LEGAL STATUS

[Date of request for examination]

11.11.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

BEST AVAILABLE COPY

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-319519

(P2002-319519A)

(43) 公開日 平成14年10月31日 (2002. 10. 31)

(51) Int. Cl. ⁷	識別記号	F I	テームト* (参考)
H 0 1 F 41/04		H 0 1 F 41/04	C 4 E 0 6 8
B 2 3 K 26/00	3 3 0	B 2 3 K 26/00	3 3 0 4 G 0 5 5
B 2 8 B 11/00		H 0 1 F 17/00	D 5 E 0 6 2
H 0 1 F 17/00		B 2 3 K 101:42	5 E 0 7 0
// B 2 3 K 101:42		B 2 8 B 11/00	Z

審査請求 未請求 請求項の数 7 O L (全 9 頁)

(21) 出願番号 特願2001-123020(P2001-123020)

(22) 出願日 平成13年4月20日 (2001. 4. 20)

(71) 出願人 000006231

株式会社村田製作所

京都府長岡京市天神二丁目26番10号

(72) 発明者 桂田 寿

京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

(72) 発明者 西井 基

京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

(74) 代理人 100092071

弁理士 西澤 均

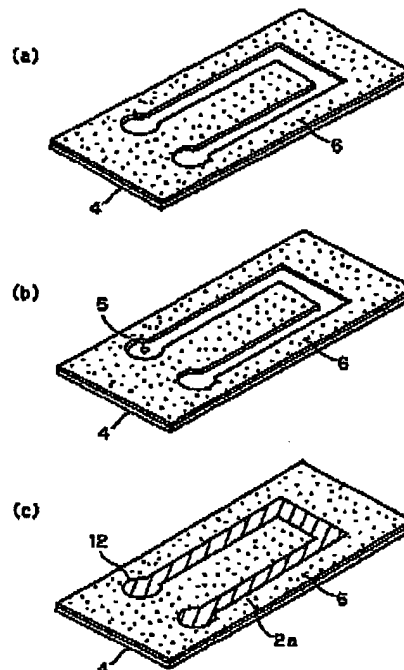
最終頁に続く

(54) 【発明の名称】 積層セラミック電子部品及びその製造方法

(57) 【要約】

【課題】 導体層とパイアホールとの接続信頼性が高く、しかも、特性の劣化のない積層セラミック電子部品及びその製造方法を提供する。

【解決手段】 セラミックグリーンシート4に補助磁性体層（補助セラミック層）6を形成した後、貫通孔5を形成し、その後導体層2aを形成する。また、回折格子で分光されたレーザビームをセラミックグリーンシート4に照射することにより貫通孔5を形成する。また、セラミックグリーンシート4及び補助セラミック層6として、磁性体セラミックを主成分とするものを用いる。セラミックグリーンシート4を介して積層された導体層2aを、貫通孔5を経て、互いに導通させることによりコイルを形成し、積層型インダクタとする。



【特許請求の範囲】

【請求項1】セラミックグリーンシートの、導体層が形成されるべき領域の周囲に補助セラミック層を形成する工程と、

前記セラミックグリーンシートの、前記補助セラミック層により囲まれた、導体層が形成されるべき領域の所定の位置に、セラミック層を介して配設された導体層を互いに接続するパイアホール用の貫通孔を形成する工程と、

前記セラミックグリーンシートの、前記補助セラミック層により囲まれた領域に導体層を形成する工程と、

前記補助セラミック層及び前記導体層が形成されたセラミックグリーンシートを積層、圧着することにより、前記導体層が前記貫通孔を経て互いに接続された積層体を形成する工程と、

前記積層体を焼成して焼結体を形成する工程と、

前記焼結体の導体層と導通するように、焼結体の表面の所定の部分に電極ペーストを塗布して焼き付けることにより外部電極を形成する工程とを具備することを特徴とする積層セラミック電子部品の製造方法。

【請求項2】前記貫通孔を、回折格子で分光されたレーザビームをセラミックグリーンシートに照射することにより形成することを特徴とする請求項1記載の積層セラミック電子部品の製造方法。

【請求項3】前記セラミックグリーンシート及び前記補助セラミック層が、磁性体セラミックを主成分とするものであることを特徴とする請求項1又は2記載の積層セラミック電子部品の製造方法。

【請求項4】前記セラミックグリーンシートを介して積層された前記導体層を、前記貫通孔を経て導通させ、コイルを形成することにより積層型インダクタとすることを特徴とする請求項1～3のいずれかに記載の積層セラミック電子部品の製造方法。

【請求項5】少なくとも、(a)レーザ加工により形成された微細なパイアホールを備えたセラミック層と、(b)前記セラミック層を介して配設された複数の導体層であって、前記パイアホールを経て互いに接続された導体層と、(c)前記導体層の周囲に配設された補助セラミック層とが積層され、一体に焼結された構造を有する積層セラミック素子の表面に、前記導体層と導通する外部電極が配設されていることを特徴とする積層セラミック電子部品。

【請求項6】前記セラミック層及び補助セラミック層が、磁性体セラミックを主成分とするものであることを特徴とする請求項5記載の積層セラミック電子部品。

【請求項7】前記導体層が、前記パイアホールを経て互いに接続されることにより形成されたコイルを具備する積層型インダクタであることを特徴とする請求項5又は6記載の積層セラミック電子部品。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本願発明はセラミック電子部品及びその製造方法に関し、詳しくは、セラミック素子中に、セラミック層を介して導体層が積層され、パイアホールを経て導体層が接続された構造を有する積層セラミック電子部品及びその製造方法に関する。

【0002】

【従来の技術及び発明が解決しようとする課題】代表的な積層型コイル部品の1つに、積層型インダクタがある。そして、積層型インダクタのうちには、例えば、図5(a)、(b)に示すように、素子(チップ状素子)51中に、複数の内部導体(コイルパターン)52aを接続することにより形成された積層型のコイル52が配設されているとともに、コイル52の両端部と接続するように外部電極53a、53bが配設された構造を有する積層型インダクタがある。

【0003】このような積層型インダクタは、例えば、印刷工法により、コイルパターン52aが表面に形成された磁性体グリーンシート54を複数枚積層するとともに、その上下両面側にコイルパターンの形成されていない磁性体グリーンシート(外層用シート)54aを積層した後、圧着し、各コイルパターン52aをパイアホール55により接続してコイル52を形成し、積層体(未焼成の素子)を焼成した後、素子51の両端部に導電ペーストを塗布、焼付けして、外部電極53a、53b(図5(a))を形成する工程を経て製造されている。

【0004】ところで、上記従来の積層型インダクタにおいては、図6に示すように、製造に用いられる磁性体グリーンシート54は、表面にコイルパターン52aが印刷(付与)されており、その周囲とは段差がある(すなわち、コイルパターン52aが印刷されている部分の厚みが大きく、印刷されていない部分の厚みが小さい)ため、この磁性体グリーンシート54を複数枚積層し、圧着したときに、全体を均一に圧着することができず、電気特性にばらつきが生じたり、層間剥離が生じたりするという問題点がある。

【0005】そこで、このような問題点を解決するために、図7、8に示すように、磁性体グリーンシート54の表面に印刷されたコイルパターン52aの周囲に、焼成後において、その厚みが、コイルパターン52aの厚みよりも大きくなるように補助磁性体層56を配設するようにした積層型インダクタの製造方法が提案されている(特公平7-123091号)。なお、図7、8において、図5、6と同一符号を付した部分は、同一又は相当部分を示している。

【0006】この方法により製造された積層型インダクタの場合、コイルパターン52aと、厚み方向に隣接する磁性体層(磁性体グリーンシートの焼結体層)54との間には空隙57が介在することになり、この空隙57が磁性体層54よりも比誘電率が小さいため、分布容量

を少なくして高周波における損失を小さくすることが可能になるとされている。

【0007】ところで、このように補助磁性体層56を設けるようにした積層型インダクタを製造する場合、従来は、セラミックグリーンシート54にバイアホール55用の貫通孔を形成した後、コイルパターン（導体層）52aを形成し、その後補助磁性体層56を形成するようにしている（特公平7-123091号公報の実施例1）。

【0008】このように、コイルパターン（導体層）52aの形成後に補助磁性体層56を形成するようにした場合、例えば、補助磁性体層56を印刷により形成する際の滲みや、位置ずれなどにより、補助磁性体層56がコイルパターン（導体層）52aを覆ってしまうことがあり、コイルパターン（導体層）52aをグリーンシート54に形成されたバイアホール（貫通孔）55を経て導通させることができなくなる場合がある。

【0009】また、磁性体グリーンシート54に、バイアホール55用の貫通孔を形成した後、補助磁性体層56を印刷により形成し、それからコイルパターン（導体層）52aを形成するようにした場合、補助磁性体層56を印刷により形成する際の滲みや、位置ずれなどにより、先に形成されているバイアホール55用の貫通孔が補助磁性体層56により埋まってしまったりおそれがあり、接続不良を招く場合がある。

【0010】このような、コイルパターン（導体層）52aとバイアホール55の接続不良を防ぐため、従来は、コイルパターン（導体層）52aの、バイアホール55に接続されるべき端部に、図9に示すように、接続用のランド（大面積部）58を設けることが行われている。しかし、面積の大きなランド58を設けると、バイアホール55との接続信頼性を向上させることは可能になるが、コイルの周囲の、磁束が発生するスペースが小さくなり、所望のインダクタンスを得ることができず、特性の劣化を招くという問題点がある。

【0011】本願発明は、上記問題点を解決するものであり、特性の劣化を招くことなく、導体層とバイアホールとの接続信頼性を向上させることが可能な積層セラミック電子部品及びその製造方法を提供することを目的とする。

【0012】

【課題を解決するための手段】上記目的を達成するために、本願発明の請求項1にかかる積層セラミック電子部品の製造方法は、セラミックグリーンシートの、導体層が形成されるべき領域の周囲に補助セラミック層を形成する工程と、前記セラミックグリーンシートの、前記補助セラミック層により囲まれた、導体層が形成されるべき領域の所定の位置に、セラミック層を介して配設された導体層を互いに接続するバイアホール用の貫通孔を形成する工程と、前記セラミックグリーンシートの、前記

補助セラミック層により囲まれた領域に導体層を形成する工程と、前記補助セラミック層及び前記導体層が形成されたセラミックグリーンシートを積層、圧着することにより、前記導体層が前記貫通孔を経て互いに接続された積層体を形成する工程と、前記積層体を焼成して焼結体を形成する工程と、前記焼結体の導体層と導通するように、焼結体の表面の所定の部分に電極ペーストを塗布して焼き付けることにより外部電極を形成する工程とを具備することを特徴としている。

【0013】本願発明（請求項1）の積層セラミック電子部品の製造方法は、セラミックグリーンシートに補助セラミック層を形成した後、バイアホール用の貫通孔を形成し、その後導体層を形成するようにしているので、導体層の形成後に補助セラミック層を形成する場合のように、補助セラミック層を印刷により形成する際の滲みや、位置ずれなどにより、補助セラミック層が導体層を覆ってしまったたり、また、セラミックグリーンシートに、バイアホール用の貫通孔を形成した後、補助セラミック層を印刷により形成し、それから導体層を形成する場合のように、補助セラミック層を印刷により形成する際の滲みや、位置ずれなどにより、バイアホール用の貫通孔が埋まってしまったりすることを防止して、導体層とバイアホールとの接続信頼性を向上させることが可能になる。

【0014】また、導体層の、バイアホールに接続されるべき端部にランドを設けることなく、あるいはランドを設ける場合にも、大きなランドを必要とすることなく、導体層とバイアホールとを確実に接続することが可能になることから、所望の特性を確保することが可能になる。

【0015】なお、本願発明において、「セラミックグリーンシートの、導体層が形成されるべき領域の周囲に補助セラミック層を形成する」とは、セラミックグリーンシートの導体層が形成されない領域に補助セラミック層を形成することを意味する概念であり、必ずしも、導体層の周囲を完全に取り囲むように補助セラミック層を形成する場合に限られるものではなく、導体層の一部がセラミックグリーンシートの端部まで形成される場合のように、導体層の周囲を完全に取り囲まない場合も含む広い概念である。

【0016】また、請求項2の積層セラミック電子部品の製造方法は、前記貫通孔を、回折格子で分光されたレーザビームをセラミックグリーンシートに照射することにより形成することを特徴としている。

【0017】回折格子で分光されたレーザビームをセラミックグリーンシートに照射することにより貫通孔を形成するようにした場合、セラミックグリーンシートに対して、微細で、寸法精度や位置精度の高い貫通孔を、極めて効率よく形成することが可能になり、本願発明の積層セラミック電子部品を効率よく製造することが可能に

なる。

【0018】また、請求項3の積層セラミック電子部品の製造方法は、前記セラミックグリーンシート及び前記補助セラミック層が、磁性体セラミックを主成分とするものであることを特徴としている。

【0019】セラミックグリーンシート及び補助セラミック層として、磁性体セラミックを主成分とするものを用いることにより、大きなインダクタンスを取得することが可能になり、特性を向上させることが可能になる。

【0020】また、請求項4の積層セラミック電子部品の製造方法は、前記セラミックグリーンシートを介して積層された前記導体層を、前記貫通孔を経て導通させ、コイルを形成することにより積層型インダクタとすることを特徴としている。

【0021】セラミックグリーンシートを介して積層された導体層を、貫通孔を経て互いに導通させ、コイルを形成するようにした場合、導体層の接続信頼性が高く、大きなインダクタンスを取得することが可能なコイルを備えた積層型インダクタを得ることが可能になる。

【0022】また、本願発明（請求項5）の積層セラミック電子部品は、少なくとも、(a)レーザ加工により形成された微細なバイアホールを備えたセラミック層と、(b)前記セラミック層を介して配設された複数の導体層であって、前記バイアホールを経て互いに接続された導体層と、(c)前記導体層の周囲に配設された補助セラミック層とが積層され、一体に焼結された構造を有する積層セラミック素子の表面に、前記導体層と導通する外部電極が配設されていることを特徴としている。

【0023】本願発明（請求項5）の積層セラミック電子部品は、レーザ加工により形成された微細なバイアホールを備えたセラミック層と、セラミック層を介して配設された複数の導体層であって、バイアホールを経て互いに接続された導体層と、導体層の周囲に配設された補助セラミック層とが積層され、一体に焼結された構造を有する積層セラミック素子の表面に、引出電極を介して導体層と導通する外部電極が配設された構造を有しており、導体層がバイアホールを経て確実に接続されているとともに、補助セラミック層を備えていることから、層間剥離などの構造上の欠陥や、電気特性のばらつきなどがなく、しかも、導体層の接続信頼性の高い積層セラミック電子部品を確実に製造することが可能になる。なお、レーザ加工により形成された貫通孔は、特に形状精度、位置精度が高く、導体層がこの貫通孔を経て確実に接続されることから、十分な信頼性を備えた積層セラミック電子部品を得ることが可能になる。

【0024】また、請求項6の積層セラミック電子部品は、前記セラミック層及び補助セラミック層が、磁性体セラミックを主成分とするものであることを特徴としている。

【0025】セラミック層及び補助セラミック層を、磁

性体セラミックを主成分とする材料から形成した場合、大きなインダクタンスを取得することが可能になり、積層セラミック電子部品の特性を向上させることが可能になる。

【0026】また、請求項7の積層セラミック電子部品は、前記導体層が、前記バイアホールを経て互いに接続されることにより形成されたコイルを具備する積層型インダクタであることを特徴としている。

【0027】セラミック層を介して積層された導体層が、貫通孔を経て、互いに導通することによりコイルを形成するようにした場合、導体層の接続信頼性が高く、十分なインダクタンスを確実に取得することが可能で、特性に優れた積層型インダクタを得ることが可能になる。

【0028】

【発明の実施の形態】以下、本願発明の実施の形態を図面に基づいて説明する。なお、以下の実施形態では、磁性体セラミック中にコイルが配設された構造を有する積層型インダクタの製造方法を例にとりて説明する。

【0029】(1)まず、酸化第2鉄(Fe_2O_3):4.9mol%、酸化亜鉛(ZnO):2.9mol%、酸化ニッケル(NiO):1.4mol%、酸化銅(CuO):8mol%の比率で秤量した各材料をボールミルにて15時間湿式調合し、得られた粉末を750℃で1時間仮焼する。そして、得られた仮焼粉末をボールミルにて15時間湿式粉碎した後、乾燥して粉碎することによりフェライト粉末を得る。

【0030】(2)それから、このフェライト粉末に対してバインダー樹脂、可塑剤、及び湿潤材を加え、ボールミルにて15時間混合を行ない、その後、減圧脱泡を行なってフェライトスラリーを得る。

【0031】(3)そして、このようにして得られたフェライトスラリーを、リップコート、又はマルチコートをを用いて膜厚25 μm の長尺のフェライトグリーンシートを作成し、これを所定の寸法に切断して、複数枚の磁性体グリーンシートを得る。

【0032】(4)次に、図1(a)に示すように、得られた磁性体グリーンシート4の、導体層2a(図1(c))が形成されるべき領域の周囲(すなわち、磁性体グリーンシート4の、導体層2aが形成されない領域)に、上記(3)で得たフェライトスラリーをスクリーン印刷法などの方法により印刷して、膜厚20 μm の補助磁性体層6を形成する。なお、補助磁性体層6はランド12(図1(c))を備えた導体層2a(図1(c))に対応する領域に形成されている。

【0033】(5)それから、図1(b)に示すように、磁性体グリーンシート4の、補助セラミック層6により囲まれた、導体層2a(図1(c))が形成されるべき領域の所定の位置に、導体層2aを互いに接続してコイル2(図3、図4)を形成するためのバイアホール用の貫通

孔5を形成する。なお、この実施形態では、以下に説明するようなレーザ加工法により、焼成後の直径が約50 μm の貫通孔5を形成した。すなわち、貫通孔5は、例えば、磁性体グリーンシート（マザーシート）を移動可能に支持するX-Yテーブルと、 CO_2 やYAGなどのレーザ光源と、レーザ光源から放射されたレーザビームを通過させて貫通孔と対応した形状、例えば円形の断面形状を有する複数のレーザビームに分光する回折格子と、回折格子を通過して分光されたレーザビームを所定の反射角で反射させるガルバノスキャンミラーと、反射されたレーザビームを集光する集光レンズなどを備えた加工装置を用い、磁性体グリーンシート上に素子のそれぞれと対応する区画を予め設定して、この磁性体グリーンシートを移動させながら一つずつの区画に対して所要個数の貫通孔を同時的に形成する方法により形成した。そして、このようなレーザビームの照射による方法を用いた場合には、直径が50 μm から200 μm 程度までの貫通孔を、 $\pm 10\mu\text{m}$ 程度の位置精度で、セラミックグリーンシートに対して効率よく形成することができる。したがって、同じ製品寸法で、巻き数の多いコイルを形成することが可能になる。なお、貫通孔の形成方法は、上述のようなレーザビームの照射による方法に限られるものではなく、金型による打ち抜き加工やドリルによる穿孔などの方法を適用することも可能である。

【0034】(6)そして、図1(c)に示すように、磁性体グリーンシート4の、補助磁性体層6が形成されていない領域に、銀粉末又は銀合金粉末を導電成分とする電極ペーストを塗布して、膜厚が約25 μm の導体層2aを形成する。なお、この実施形態では、導体層2aとバイアホール（貫通孔）5との接続信頼性をより向上させるため、導体層2aの、バイアホール（貫通孔）5との接続部となる端部（貫通孔5が形成された位置の周囲部分）に、ランド12（焼成後の直径が約120 μm ）を形成するようにしている。但し、この実施形態の方法によれば、レーザビームを照射する方法により貫通孔5を形成するようにしており、所望の位置に確実に貫通孔5を形成することが可能であることから、図2(a)、(b)に示すように、導体層2a（図2(b)）の端部にランドが形成されないようなパターンで補助磁性体層6を形成し、所定の位置に貫通孔5を形成した後（図2(a)）、端部にランドの設けられていない導体層2a（図2(b)）を形成し、この導体層2aをバイアホール（貫通孔）5により接続してコイルを形成するように構成することも可能である。

【0035】(7)それから、図3に示すように、貫通孔5が形成され、かつ、補助磁性体層6及び導体層2aが配設された磁性体グリーンシート4を所定枚数積み重ねるとともに、その上下両面側に、貫通孔、導体層、補助磁性体層などが形成されていない外層用の磁性体グリーンシート4aを積層して積層体1を得る。

【0036】(8)それから、この積層体1を、1.0t/cm²の圧力で圧着して、積層圧着体を形成する。この積層圧着体（グリーン積層圧着体）の内部においては、導体層2aがバイアホール（貫通孔）5により接続され、コイル2が形成される。なお、通常は、マザー磁性体グリーンシートを用いて、多数個の素子を同時に製造する方法が用いられるが、その場合には、このグリーン積層圧着体の段階で、個々の素子に分割されることになる。

【0037】(9)それから、この積層体（グリーン積層圧着体）を、400℃で2時間加熱して脱バインダー処理を施した後、900℃で90分間焼成することによりインダクタ素子（焼結体）を得る。

【0038】(10)次に、インダクタ素子（焼結体）の両端面に、コイルパターン引出部（最上層の導体層2a及び最下層の導体層2a）と導通するように、浸漬法により、電極ペーストを塗布し、100℃で10分間乾燥した後、780℃にて15分間塗膜を焼き付けることにより、一対の外部電極3a、3bを形成する。これにより、図4に示すように、素子1中にコイル2が配設され、かつ、素子1の両端部に、コイル2と導通するように一対の外部電極3a、3bが配設された構造を有する積層型インダクタが得られる。

【0039】上記実施形態の方法によれば、磁性体グリーンシート4に補助磁性体層6を形成した後、貫通孔5を形成し、その後導体層2aを形成するようにしているので、例えば、導体層の形成後に補助磁性体層を形成する場合のように、補助磁性体層が導体層を覆ってしまったり、また、セラミックグリーンシートに、バイアホールの貫通孔を形成した後、補助磁性体層を印刷により形成し、それから導体層を形成する場合のように、補助磁性体層によりバイアホール用の貫通孔が埋まってしまったりすることを防止して、導体層2aとバイアホール（貫通孔）5との接続信頼性を向上させることが可能になる。

【0040】また、導体層2aの、バイアホール（貫通孔）5に接続されるべき端部に設けられるランド12を小さくしても、導体層2aとバイアホール（貫通孔）5とを確実に接続することが可能になることから、コイル周囲の磁束を発生するスペースを十分に確保して、所望のインダクタンスを備えたインダクタを得ることが可能になる（本願発明によれば、ランド12をなくすることも可能である）。

【0041】なお、上記実施形態の方法で製造した積層型インダクタについて、導体層2aとバイアホール（貫通孔）5の接続状態を調べた。なお、試験に供した積層型インダクタとしては、導体層2aの端部のランド12の直径が120 μm 、貫通孔5の直径が50 μm のものを利用した。

【0042】また、比較のため、上記実施形態の積層型

インダクタと同様の構成を有する積層型インダクタであって、セラミックグリーンシートに貫通孔を形成した後、導体層を形成し、その後、導体層の周囲に補助磁性体層を形成した積層型インダクタ（従来例）、及びセラミックグリーンシートに補助磁性体層を形成した後、貫通孔を形成し、その後、導体層を形成した積層型インダ

クタ（比較例）を用意し、上記実施形態の積層型インダクタの場合と同様に、導体層とパイアホール（貫通孔）の接続状態を調べた。その結果を表1に示す（サンプル数は実施例、従来例、比較例、いずれも200個）。

【0043】

【表1】

	製造方法	接続不良発生率(%)
従来例	貫通孔形成→導体層形成→補助磁性体層形成	4
比較例	貫通孔形成→補助磁性体層形成→導体層形成	8
実施例	補助磁性体層形成→貫通孔形成→導体層形成	0

【0044】表1より、従来例及び比較例の積層型インダクタにおいては、接続不良が4%（従来例）、及び8%（比較例）であったのに対して、本願発明の実施形態にかかる積層型インダクタにおいては、接続不良の発生は認められなかった。この結果から、本願発明によれば、導体層2aとパイアホール（貫通孔）5の接続信頼性の高い積層型インダクタが得られることがわかる。

【0045】なお、上記実施形態においては、積層型インダクタを例にとって説明したが、本願発明は、積層型インダクタに限らず、素子中に積層型のコイルやコンデンサ部などを配設してなる積層型LC複合部品その他の種々の積層セラミック電子部品に広く適用することが可能である。

【0046】本願発明はさらにその他の点においても、上記実施形態に限定されるものではなく、発明の要旨の範囲内において、種々の応用、変形を加えることが可能である。

【0047】

【発明の効果】上述のように、本願発明（請求項1）の積層セラミック電子部品の製造方法は、セラミックグリーンシートに補助セラミック層を形成した後、パイアホール用の貫通孔を形成し、その後導体層を形成するようにしているので、導体層の形成後に補助セラミック層を形成する場合のように、補助セラミック層を印刷により形成する際の滲みや、位置ずれなどにより、補助セラミック層が導体層を覆ってしまったり、また、セラミックグリーンシートに、パイアホール用の貫通孔を形成した後、補助セラミック層を印刷により形成し、それから導体層を形成する場合のように、補助セラミック層を印刷により形成する際の滲みや、位置ずれなどにより、パイアホール用の貫通孔が埋まってしまったりすることを防止して、導体層とパイアホールとの接続信頼性を向上させることができる。また、導体層の、パイアホールに接

続されるべき端部にランドを設けることなく、あるいはランドを設ける場合にも、大きなランドを必要とすることなく、導体層とパイアホールとを確実に接続することが可能になることから、所望の特性を確保することができる。

【0048】また、請求項2の積層セラミック電子部品の製造方法のように、回折格子で分光されたレーザビームをセラミックグリーンシートに照射することにより貫通孔を形成するようにした場合、セラミックグリーンシートに対して、微細で、寸法精度や位置精度の高い貫通孔を、極めて効率よく形成することが可能になり、本願発明の積層セラミック電子部品を効率よく製造することができる。

【0049】また、請求項3の積層セラミック電子部品の製造方法のように、セラミックグリーンシート及び補助セラミック層として、磁性体セラミックを主成分とするものを用いた場合、大きなインダクタンスを取得することが可能になり、特性を向上させることができる。

【0050】また、請求項4の積層セラミック電子部品の製造方法のように、セラミックグリーンシートを介して積層された導体層を、貫通孔を経て互いに導通させ、コイルを形成するようにした場合、導体層の接続信頼性が高く、大きなインダクタンスを取得することが可能なコイルを備えた積層型インダクタを得ることができるようになる。

【0051】また、本願発明（請求項5）の積層セラミック電子部品は、レーザ加工により形成された微細で、位置精度、形状精度の高いパイアホールを備えたセラミック層と、セラミック層を介して配設された複数の導体層であって、パイアホールを経て互いに接続された導体層と、導体層の周囲に配設された補助セラミック層とが積層され、一体に焼結された構造を有する積層セラミック素子の表面に、引出電極を介して導体層と導通する外

部電極が配設された構造を有しているので、導体層が、微細で位置精度、形状精度の高いバイアホールを経て確実に接続されることから、高い接続信頼性を備え、かつ、補助セラミック層を備えていることから、層間剥離などの構造上の欠陥や、電気特性のばらつきのない、積層セラミック電子部品を得ることが可能になる。

【0052】また、請求項6の積層セラミック電子部品のよう、セラミック層及び補助セラミック層を、磁性体セラミックを主成分とする材料から形成した場合、大きなインダクタンスを取得することが可能になり、積層セラミック電子部品の特性を向上させることが可能になる。

【0053】また、請求項7の積層セラミック電子部品のよう、セラミック層を介して積層された導体層が、バイアホールを経て、互いに導通することによりコイルを形成するようにした場合、導体層の接続信頼性が高く、十分なインダクタンスを確実に取得することが可能で、特性に優れた積層型インダクタを得ることが可能になる。

【図面の簡単な説明】

【図1】本願発明の一実施形態にかかる積層セラミック電子部品（積層型インダクタ）の製造方法の一工程を示す図であり、(a)は磁性体グリーンシートに補助磁性体層を形成した状態を示す斜視図、(b)は補助磁性体層が形成された磁性体グリーンシートの所定の位置にバイアホール用の貫通孔を形成した状態を示す図、(c)は磁性体グリーンシートの、補助磁性体層が形成されていない領域に導体層を形成した状態を示す斜視図である。

【図2】本願発明の実施形態の変形例を示す図であり、

(a)は磁性体グリーンシートに補助磁性体層及びバイアホール用の貫通孔を形成した状態を示す図、(b)は磁性体グリーンシートの、補助磁性体層が形成されていない領域に導体層を形成した状態を示す斜視図である。

【図3】本願発明の一実施形態にかかる積層セラミック電子部品（積層型インダクタ）の内部構造を示す分解斜視図である。

【図4】本願発明の一実施形態にかかる積層セラミック電子部品（積層型インダクタ）を示す斜視図である。

【図5】従来の積層型インダクタを示す図であり、(a)は斜視図、(b)は内部構造を示す分解斜視図である。

【図6】従来の積層型インダクタの要部断面図である。

【図7】従来の他の積層型インダクタを示す分解斜視図である。

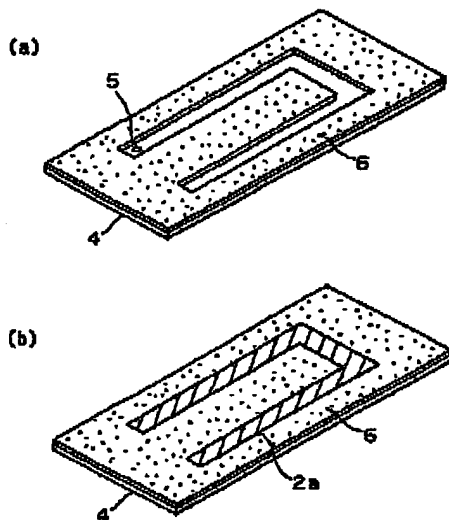
【図8】従来の他の積層型インダクタの要部断面図である。

【図9】端部にランドが設けられた導体層を示す図である。

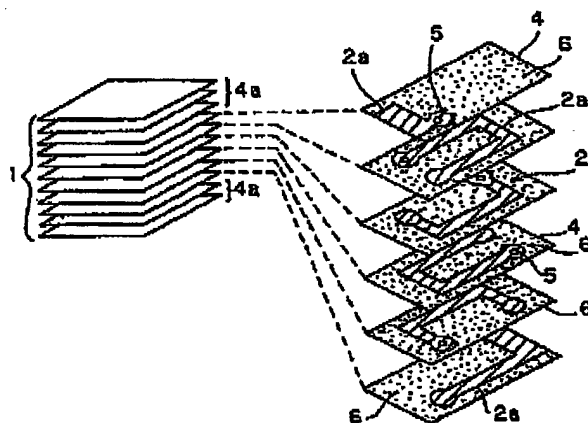
【符号の説明】

1	積層体
2	コイル
2a	導体層
3a, 3b	外部電極
4	磁性体グリーンシート
4a	導体層が配設されていない磁性体グリーンシート
5	バイアホール（貫通孔）
6	補助磁性体層（補助セラミック層）
12	ランド

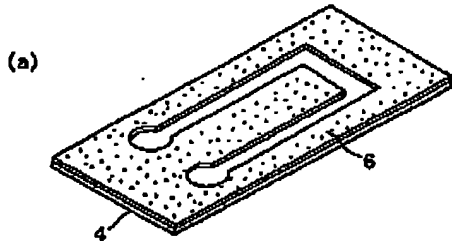
【図2】



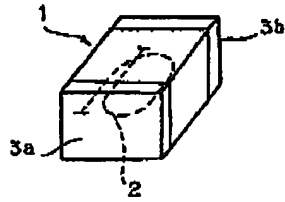
【図3】



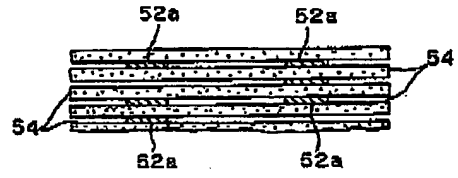
【図1】



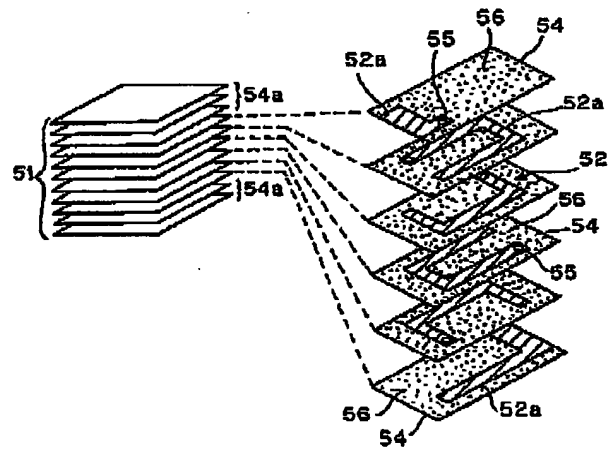
【図4】



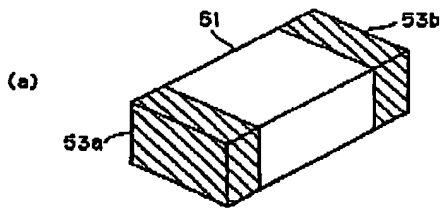
【図6】



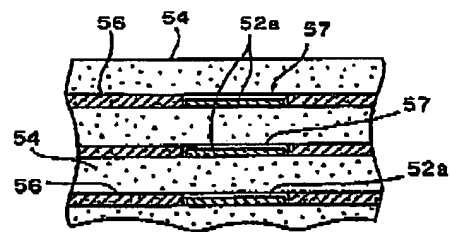
【図7】



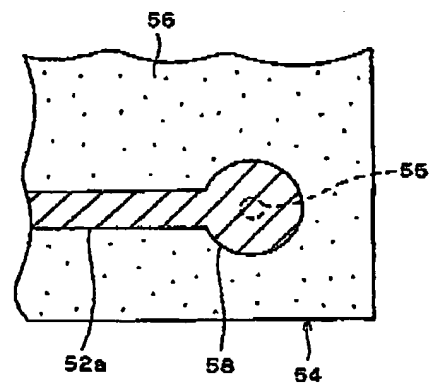
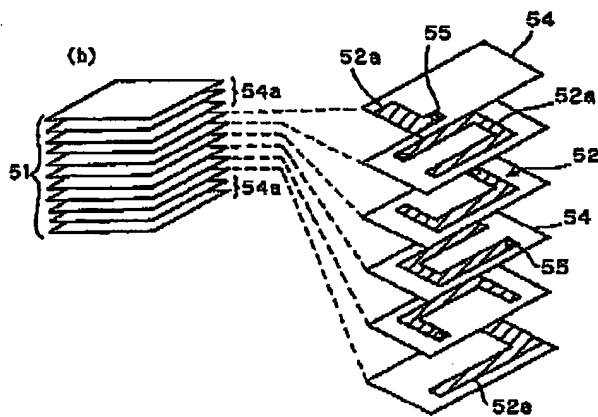
【図5】



【図8】



【図9】



フロントページの続き

(72)発明者 竹中 一彦

京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

(72)発明者 水野 辰哉

京都府長岡京市天神二丁目26番10号 株式
会社村田製作所内

Fターム(参考) 4E068 AF02 DA09 DA11 DA12 DB12

4G055 AA08 AB01 AC09 BA83

5E062 DD01 DD04

5E070 AA01 AB04 CB04

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.